

**Методи та засоби підвищення надійності та інформаційної стійкості
багатопроекторних систем для об'єктів критичного призначення**

**Методы и средства повышения надежности и информационной устойчивости
многопроцессорных систем для объектов критического применения**

**Methods and means of reliability increasing and information stability of the multiprocessor
systems for objects of critical assignment**

1. Номер державної реєстрації теми - 0113U000716, НТУУ «КПІ» - 2616-п.

**2. Науковий керівник - д.т.н., проф. Романкевич О.М., Романкевич Алексей Михайлович,
Romankevych Oleksiy**

3. Суть розробки, основні результати.

(укр.)

Підвищення надійності багатопроекторних систем (БС) управління складними об'єктами, зокрема, критичного призначення досягається різними шляхами, що розглядаються у роботі, введення різних видів надлишковості, зокрема, часової і апаратної, і частіше за все – за рахунок придання їм властивості відмовостійкості. Оцінюється мінімальна кількість додаткових процесорів для підвищення надійності (ймовірності безвідмовної роботи) системи до необхідного рівня. Кожен додатковий процесор дає певний стрибок у надійності. Пропонується метод, який використовує внутрішні резерви БС, не потребує додаткових процесорів і дає можливість підвищувати надійність системи більш плавно, без стрибків. Однією з необхідних умов функціонування відмовостійких БС є здатність самотестуватися, розроблено методи оптимізації цієї процедури за критерієм зменшення часу для шинної та матричної топологій зв'язків. Запропоновано нову структурно-регулярну топологію та модифікацію методу тестування 2-відмовостійких БС, метою якого є мінімізація часової надлишковості. Кількість тестових перевірок у підсумку - $2n$, що менш, ніж відомо для інших методів тестування БС (n – загальна кількість процесорів). Для підвищення ефективності процедур тестування та реконфігурування за різними критеріями у загальному випадку запропоновано метод та алгоритм розподілення процесорів по підмножинах, зокрема, для зменшення часової надлишковості, яка може бути застосована для підвищення надійності. В процесі доволі довгої експлуатації по мірі виходу з ладу процесорів система може перейти у небезпечний стан. Для виявлення такої ситуації та оцінки її ймовірності запропонована модифікація розробленої авторами моделі поведінки БС у потоці відмов.

Для підвищення інформаційної стійкості БС, пов'язаної з негативним антропогенним впливом під час розробки, подальший розвиток набули методи багатoversійного проектування процесорних пристроїв, зокрема запропоновано метод створення версій на основі автоморфізму математичних моделей, для практичного застосування якого модифіковано методу формування багато розрядних прямих та обернених підстановок з лінійною складністю програмної або апаратної реалізації. Розроблено ряд версій реалізації групових операцій на основі реалізації групового переносу, які мають широкий набір співвідношень витрати/швидкодія. Одержані результати забезпечують розвиток методу створення версій комп'ютерних пристроїв з використанням арифметики в залишках.

Виконано оцінку залежності значень приросту ймовірності правильної роботи процесорних пристроїв за рахунок автокорекції при зміні значень ймовірності детермінованих спотворень вхідних сигналів. Встановлено, що розрахунковий приріст ймовірності правильної роботи процесорних пристроїв за рахунок автокорегуючих властивостей має зростаючий характер у межах технічно обґрунтованого росту розрядності вхідних сигналів. Також, показано, що цей приріст може бути цілком сумірним (з інженерної точки зору) з ймовірністю помилок, викликаних спотвореннями вхідних сигналів. Аналітично визначена тотожність результатів обчислення достовірності функціонування за наявності

детермінованих спотворень вхідних даних для окремо взятих булевих функцій як без врахування суперпозицій функцій, так і з врахуванням суперпозицій.

(рос.)

Повышение надежности многопроцессорных систем (МС) управления сложными объектами, в частности, критического назначения достигается разными путями, которые рассматриваются в работе, введением разных видов избыточности, в частности, временной и аппаратурной, и чаще всего – за счет придания им свойства отказоустойчивости. Оценивается минимальное количество дополнительных процессоров для повышения надежности (вероятности безотказной работы) системы до необходимого уровня. Предлагается метод, который использует внутренние резервы МС, не требует добавочных процессоров и дает возможность повышать надежность системы более плавно, без прыжков. Одним из необходимых условий функционирования отказоустойчивых МС является способность самотестироваться, разработаны методы оптимизации этой процедуры по критерию уменьшения времени для шинной и матричной топологий связей. Предложена новая структурно-регулярная топология и модификация метода тестирования 2-отказоустойчивых МС, целью которой является минимизация временной избыточности. Количество тестовых проверок (которое в общем определяет время тестирования) в итоге – $2n$, что меньше, чем для других известных методов тестирования МС (n – общее количество процессоров). Для повышения эффективности процедур тестирования и реконфигурирования по разным критериям в общем случае предложен метод и алгоритм распределения процессоров по подмножествам, в частности, для уменьшения временной избыточности, которая может быть применима для повышения надежности. В процессе довольно долгой эксплуатации по мере выхода из строя процессоров система может перейти в опасное состояние. Для выявления такой ситуации и оценки её вероятности предложена модификация разработанной авторами модели поведения МС в потоке отказов.

Для повышения информационной устойчивости БС, связанной с негативным антропогенным влиянием при разработке, дальнейшее развитие получили методы многоверсионного проектирования процессорных устройств, в частности предложен метод создания версий на основе автоморфизмов математических моделей, для практического применения которого модифицирован методика формирования много разрядных прямых и обратных подстановок с линейной сложностью программной или аппаратной реализации. Разработан ряд версий реализации групповых операций на основе реализации группового переноса, которые имеют широкий набор соотношений затраты / быстродействие. Полученные результаты обеспечивают развитие метода создания версий компьютерных устройств с использованием арифметики в остатках.

Выполнена оценка зависимости значений прироста вероятности правильной работы процессорных устройств за счет автокоррекции при изменении значений вероятности детерминированных искажений входных сигналов. Установлено, что расчетный прирост вероятности правильной работы процессорных устройств за счет автокорректирующих свойств имеет возрастающий характер в пределах технически обоснованного роста разрядности входных сигналов. Также, показано, что этот прирост может быть вполне соизмеримым (с инженерной точки зрения) с вероятностью ошибок, вызванных искажениями входных сигналов. Аналитически определена тождественность результатов вычисления достоверности функционирования при наличии детерминированных искажений исходных данных для отдельно взятых булевых функций как без учета суперпозиций функций, так и с учетом суперпозиций.

(англ.)

Reliability improvement of multiprocessor systems (MS) designed for controlling sophisticated objects, in particular those of critical purpose, is achieved in a variety of ways, which are discussed in this work, by introducing different types of redundancy, in particular temporal and hardware redundancies, and most often – by the fault-tolerant design of the system. The minimum number of additional processors required to increase the reliability (probability of operation without

failure) of the system to the desired level is estimated. A method that uses internal reserves of MS, does not require additional processors and provides an ability to increase the reliability of the system more smoothly without the jumps is introduced. One of the necessary conditions for the functioning of fault-tolerant MS's is the ability to self-test, methods to optimize this procedure in terms of reducing the time for the bus and matrix connection topologies were developed. A new structurally regular topology and modification of the method of testing 2-fault-tolerant MS's, the goal of which is to minimize the temporal redundancy is proposed. The resulting number of test checks (which generally defines the testing time) is $2n$, which is less than for other known methods of testing MS (n is the total number of processors). To improve the efficiency of testing and reconfiguration procedures on different criteria in general case, a method and algorithm for allocation of processors into subsets is proposed, in particular for the reduction of temporal redundancy, which can be used to increase reliability. In the course of a fairly long operation as the processors fail, system can go into a dangerous condition. To detect such a situation and assess its probability, a modification of the authors-developed model of MS behavior in a fault stream is proposed.

To enhance informational robust being connected to negative human influence during design stage of MS, the methods of many-version processor units' design had next development. Namely, the method of version' creation on basis of mathematic models' automorfism had been proposed. For practical using of such method the method of forming of many-digital direct and inverse replacements with linear complexity of soft- or hardware had been modified. The number of versions to implement the group operations on base of group carry' realization which have wide value of the ratio cost/speed had been designed. Obtained results allow the development of method to design the versions of computer units with using of an arithmetic in residues.

Evaluation of dependability of the values of increment of true processor units' functioning probability due to existence of autocorrelation under probability variation of determined wraps of input signals was carried out. It is founded that calculating increment of processor units' true functioning by means of autocorrecting facilities has increasing mode into the range of technical based enhance of input signals' the number of digits. Also it is showed that this increment can be compatible (from engineer point of view) with probability of faults which are due to wraps of input signals. It is founded analytically an equality of the results of calculations of functioning' trustworthiness under existence of determined warps of input data for selected Boolean functions both without taking into consideration of the functions' superposition and with existence of such superposition.

4. Наявність охоронних документів на об'єкти права інтелектуальної власності.

- В.П.Тарасенко, О.К.Тесленко, Я.М.Клятченко . Патент України на корисну модель «ФУНКЦІОНАЛЬНИЙ ПЕРЕТВОРЮВАЧ ДВІЙКОВИХ КОДІВ» №80360 кл. G06F 7/38 (2006.01), Бюл. №10 від 27.05.13., Власник НТУУ «КПІ»
- В.П.Тарасенко, О.К.Тесленко, Я.М.Клятченко . Патент України на корисну модель «ПЛІС ОРІЄНТОВАНИЙ ФУНКЦІОНАЛЬНИЙ ПЕРЕТВОРЮВАЧ ДВІЙКОВИХ КОДІВ» №81811 кл. G06F 7/38 (2006.01), Бюл. №13 від 10.07.13., Власник НТУУ «КПІ»
- Романкевич В.О., Васильєва І.В., Майданік О.О., Цвяк А.О., Лю Хунбо. Графічний редактор графо-логічних моделей // Свідоцтво про реєстрацію авторського права на твір №49375 від 30.05.2013р.
- Романкевич В.О., Васильєва І.В., Майданік О.О., Селецька Р.П. Програма для підрахунку значень булевих функцій за вхідним булевим вектором // Свідоцтво про реєстрацію авторського права на твір №49373 від 30.05.2013р.
- Романкевич В.О., Мораведж Сейед Мілад, Токарева Т.А., Цвяк А.О. Програма прискореної генерації псевдовипадкових послідовностей рівно вагових двійкових векторів // Свідоцтво про реєстрацію авторського права на твір №48089 від 28.02.2013р.

- Романкевич В.О., Мораведж Сейєд Мілад, Майданюк І.В., Цвяк А.О. Програма формування функції затримки для генератора рівновагових двійкових векторів з заданою вагою $k=3$ // Свідоцтво про реєстрацію авторського права на твір №49375 від 30.05.2013р.
- Потапова К.Р., Мораведж Сейєд Мілад, Трішук О.Ю., Цвяк А.О. Програма моделювання процедур генерації послідовностей псевдовипадкових бінарних векторів із змінюваними імовірнісними властивостями // Свідоцтво про реєстрацію авторського права на твір №49372 від 30.05.2013р.
- Потапова К.Р., Васильєва І.В., Майданик О.О., Сун Шаньшань. Програма для створення графо-логічних моделей базових відмово стійких багатопроцесорних систем // Свідоцтво про реєстрацію авторського права на твір №49374 від 30.05.2013р.

5. Порівняння зі світовими аналогами.

Результати відповідають світовому рівню, а метод підвищення надійності без введення додаткових процесорів, метод врахування явища автокорекції при обчисленні достовірності функціонування процесорних пристроїв в умовах детермінованих спотворень вхідних даних, метод створення версій процесорних пристроїв на основі автоморфізму математичних моделей не мають аналогів у світовій інженерній практиці. Крім того, метод тестування з оцінкою $2n$ перевірок при незалежному паралельному тестуванні, метод реалізації прямих та обернених підстановок, метод реалізації модулярних операцій за ефективністю перевищують світовий рівень.

6. Економічна привабливість для просування на ринок

Розроблені методи, алгоритми, моделі та програми дозволяють знизити собівартість проектування та розробки багатопроцесорних систем управління, зокрема, за рахунок:

- скорочення часу тестування щонайменше на 50%
- зменшення витрат на багатOVERСІЙНУ розробку процесорних пристроїв на 20 – 30 %;

7. Потенційні користувачі (галузі, міністерства, підприємства, організації). Методи, моделі, алгоритми можуть бути застосовані в інститутах, проектних установах та підприємствах, що займаються розробкою складних багатопроцесорних систем управління складними і надскладними об'єктами.

8. Стан готовності розробки.

По запропонованим методам розроблено алгоритми та відлагоджено програми. Достовірність отриманих результатів підтверджена

- шляхом експериментів на розроблених прототипах програмних комплексів
- шляхом моделювання на загально прийнятих мовах програмування;
- шляхом моделювання на САПР ПЛІС WebPASC ISE та шляхом фізичної реалізації на ПЛІС

9. Існуючі результати впровадження.

Результати роботи, зокрема ті, що стосуються організації процесу взаємотестування процесорів, використовуються у наукових дослідженнях інституту проблем математичних машин та систем НАНУ. Попередні експерименти підтверджують певну ефективність алгоритму в плані зменшення часу тестування.

Теоретичні основи побудови та застосування нових методів підвищення надійносних параметрів багатопроцесорних систем управління використовуються у дисципліні “Тестування, надійність, контроль та діагностика комп'ютерних систем” (нові засоби підвищення надійності систем) спеціальностей “Спеціалізовані комп'ютерні системи” та “Комп'ютерні системи та мережі”. Одержані результати по підвищенню інформаційної стійкості БС використовуються в дисципліні “Проектування СКС” (в частині

багатоверсійного проектування – новий підрозділ) та дисципліни “Інформаційна стійкість комп’ютерних систем та мереж – новий підрозділ – особливості інформаційної стійкості БС).

10. Назва організації, телефон, E-mail

НТУУ”КПІ”, факультет прикладної математики, кафедра системного програмування і спеціалізованих комп’ютерних систем, 044-236-3202, romankev@scs.ntu-kpi.kiev.ua

11. Перелік публікацій за матеріалами досліджень за період виконання (вагом): (монографії, підручники, посібники, наукові статті, дисертації, інші публікації).

За тематикою роботи було опубліковано монографію:

- Калиновский Я.А., Ландэ Д.В., Бояринова Ю.Е., Хицко Я.В. Гиперкомплексные числовые системы и быстрые алгоритмы цифровой обработки информации. Инфодрук, 2014.

Опубліковано 7 навчальних посібників, з яких 4 з грифом МОН.

Навчальні посібники з грифом МОН:

- Азаров О.Д., Захарченко С.М., Кадук О.В., Орлова М.М., Тарасенко В.П. Комп’ютерні мережі // Навчальний посібник. – Вінниця: ВНТУ, 2013. – 371с.
- Тарасенко В.П., Корнійчук В.И., Тарасенко-Клятченко О.В., Основи комп’ютерної арифметики, видання 4, - 2014, Київ, вид-во «Корнійчук», 168 с.

Інші навчальні посібники:

- Дробязко І.П.,Тесленко О.К. Програмування мовою Асемблера. Лабораторний практикум з дисципліни «Системне програмування» К. : ФПМ, НТУУ «КПІ», 2013 Протокол №6 засідання вченої ради ФПМ від 128.01.2013
- Дробязко І.П.,Тесленко О.К. «Системне програмування: методичні вказівки до виконання курсової роботи» [Електронне видання] К. : ФПМ, НТУУ «КПІ», 2014 Протокол №10 засідання вченої ради ФПМ від 26.05.2014 – 108 с

За тематикою роботи було захищено дві кандидатські дисертації

Мораведж Сейед Мілад, «Методи та засоби оцінки технічної безпеки та розрахунку параметрів ефективності тестування і ре конфігурації багатопроцесорних систем управління», науковий керівник к.т.н., доц. Романкевич В.О., 2013 р

Клятченко Ярослав Михайлович «Підвищення ефективності цифрових обчислювальних засобів, реалізованих на основі програмовних логічних інтегральних середовищ», науковий керівник проф. Тарасенко В.П., 2014 р.

Наукові статті (вагом)

- В.А.Романкевич, А.П.Фесенюк, К.В.Морозов. Определение достаточного уровня отказоустойчивости для обеспечения заданной вероятности безотказной работы многопроцессорной системы // Journal of Qafqaz university- Mathematics and computer science.- Volume 1, Number 2.- 2013.- pp.118-126
- Романкевич А.М., Романкевич В.А., Морозов К.В. Об одной GL-модели системы со скользящим резервом // Радиоелектронні і комп’ютерні системи.-№5, 2013.- С.333-336
- Романкевич В.А. Самотестирование многопроцессорных систем с шинной архитектурой // Радиоелектронні і комп’ютерні системи.-№5, 2014.- С.96-99
- Романкевич А.М., Майданюк И.В., Романкевич В.А О формировании функций управления для генератора последовательностей двоичных векторов // Радиоелектронні і комп’ютерні системи.-№6, 2014.- С.157-163
- Романкевич В.А., Морозов К.В., Фесенюк А.П. Об одном методе модификации рёберных функций GL-моделей // Радиоелектронні і комп’ютерні системи.-№6, 2014.- С.95-99
- Романкевич В.А., Полещук С.А., Потапова Е.Р. Анализ возможностей попадания многопроцессорной системы управления в опасное состояние с учётом производительности процессоров // Journal of Qafqaz university- Mathematics and computer science.- Volume 2, Number 1.- 2014.- pp.118-126

- Алгоритмічно-структурні та схемотехнічні особливості апаратної реалізації операцій з кватерніонами в функціонально-орієнтованих процесорах / Я.М.Клятченко, В.П.Тарасенко, Я.О.Каліновський, Ю.С.Боярінова // Реєстрація, зберігання і обробка даних. – 2013. – Том.15, №2. – С.17-28..
- Vector Functionally-Oriented Processors with Vertical Parallelism for Operations on Quaternions / Y.Klyatchenko, V.Tarasenko, J.Boyarinova, Y.Kalynovskiy // Advances in Electrical and Computer Engineering. – 2013. – V. 13, N. 4. – P.65-68. — Входить до реферативної бази даних SciVerse Scopus.
- В.П. Тарасенко, О.К. Тесленко, А.І. Роговенко ЧАСТКОВО-ГРУПОВИЙ ПЕРЕНОС СУМАТОРІВ В СКІНЧЕНОМУ ПОЛІ GF(P) // Вісник Національного університету "Львівська політехніка 2013, №773(27), с101-109
- В.П. Тарасенко, О.К. Тесленко, О.Ю. Яновська РЕАЛІЗАЦІЯ ОБЕРНЕНИХ ПІДСТАНОВОК НА ПРОСТОМУ ДВОМОДУЛЬНОМУ КАСКАДІ КОНСТРУКТИВНИХ МОДУЛІВ // Інформаційні технології та комп'ютерна інженерія 2013, №3 (28) с. 16-25
- Я. Клятченко, О. Тарасенко-Клятченко, В.Тарасенко, О.Тесленко. МЕТОД ОЦІНКИ ДОСТОВІРНОСТІ ФУНКЦІОНУВАННЯ ЛОГІЧНИХ МЕРЕЖ В УМОВАХ ДЕТЕРМІНОВАНИХ СПОТВОРЕНЬ ВХІДНИХ ДАНИХ //Радіоелектронні і комп'ютерні системи, 2014, №5, с. 165-169