

Створення засобів проектування та технології виготовлення інтегральних мікросхем сегнетоелектричних запам'ятовуючих пристроїв.

Создание средств проектирования и технологии изготовления интегральных микросхем сегнетоэлектрических запоминающих устройств.

The creation of the design and manufacture of integrated circuits ferroelectric memory.

1. **Номер державної реєстрації.** 0109U001303.

2. **Науковий керівник .**

Самофалов Костянтин Григорович, д.т.н., професор, член-кор. НАН України,

Самофалов Константин Григорьевич, д.т.н., профессор, член-корр. НАН Украины,

Samofalov Kostyantyn, dr., prof., m-corr. NAS of Ukraine.

3. **Суть розробки, основні результати.**

Розроблено нову дослідну технологію осадження субмікронних (20-100 нм) тонких сегнетоелектричних плівок (ТСП) для енергонезалежних акусто-сегнетоелектричних запам'ятовуючих елементів (ЗЕ). Удосконалено обладнання для осадження і травлення ТСП на кремнієвих підкладках з КМОН структурами, а також конструкцію катодного вузла з кільцевим та дисковим фрагментами мішені, що забезпечує рівномірність товщини та складу ТСП при їх осадженні методом іонноплазмового розпилення в реакторі магнетронного типу з замкнутим дрейфом електронів. Запропоновано ультразвукову обробку ТСП на етапі їх кристалізації, що приводить до зменшення часу перемикавання, збільшення заряду перемикавання та об'ємного опору запам'ятовуючих елементів. Опрацьовано метод нанесення електродів на ТСП з підшарком електропровідних окислів. Розроблено математичні та комп'ютерні моделі запам'ятовуючих елементів для використання в САПР ІМС. Опрацьовано технологічний маршрут та виготовлено макет експериментального зразка інтегральної мікросхеми так званої «універсальної» пам'яті щільністю 1 Мбіт/см² та швидкодією зчитування/запису 30-40 нс, що дозволяє виконувати функції як оперативного, так і довготривалого енергонезалежного зберігання інформації електронних систем. Результати є патентно конкурентноспроможними в частині технології та структурної реалізації пристроїв.

Результати роботи впроваджено у навчальний процес при викладанні дисциплін "Основи конструювання комп'ютерів" та "Архітектура комп'ютерів", введено нові розділи "Сегнетоелектричні запам'ятовуючі пристрої" та "Типи і номенклатура інтегральних мікросхем пам'яті".

Розроблені технологія і структури елементів пам'яті апробовані на підприємствах ДП НДІ Мікроприладів, Інститут Ядерних досліджень та Інститут Фізики напівпровідників НАНУ в напрямку досягнення проектно-конструкторських норм на рівні світових для напівпровідникової пам'яті, направлені на вирішення актуальної проблеми створення єдиної електронної пам'яті обчислювальних систем, а також створення зразків мікросхем пам'яті для вітчизняної промисловості.

Разработана новая опытная технология осаждения субмикронных (20-100 нм) тонких сегнетоэлектрических пленок (ТСП) для энергонезависимых акусто-сегнетоэлектрических запоминающих элементов. Усовершенствовано оборудование для осаждения и травления ТСП на кремниевых подложках с КМОП структурами, а также конструкция катодного узла с кольцевым и дисковым фрагментами мишени, что обеспечивает равномерность толщины и состава ТСП при их осаждении методом ионноплазменного распыления в реакторе магнетронного типа с замкнутым дрейфом электронов. Предложено ультразвуковую обработку ТСП на этапе их кристаллизации, что приводит к уменьшению времени переключения, увеличения заряда переключения и объемного сопротивления запоминающих элементов. Отработан метод нанесения электродов на ТСП с подслоем электропроводящих окислов. Разработаны математические и компьютерные модели запоминающих элементов для использования в САПР ИМС. Отработан технологический маршрут и изготовлен макет экспериментального образца интегральной микросхемы так называемой «универсальной» памяти плотностью 1 Мбит/см² и

быстродействием считывания/записи 30-40 нс, что позволяет выполнять функции как оперативного, так и долговременного энергонезависимого хранения информации электронных систем. Результаты являются патентно конкурентоспособными в части технологии и структурной реализации устройств.

Результаты работы внедрены в учебный процесс при преподавании дисциплин "Основы конструирования компьютеров" и "Архитектура компьютеров", введены новые разделы "Сегнетоэлектрические запоминающие устройства" и "Типы и номенклатура интегральных микросхем памяти".

Разработанные технология и структуры элементов памяти апробированы на предприятиях ДП НИИ Микро приборов, Институт Ядерных Исследований и Институт Физики полупроводников НАНУ в направлении достижения проектно-конструкторских норм на уровне мировых для полупроводниковой памяти, направлены на решение актуальной проблемы создания единой электронной памяти вычислительных систем, а также создания образцов микросхем памяти для отечественной промышленности.

The new research technology to deposition of submicron (20-100 nm) ferroelectric thin films (FTF) for acoustic-volatile ferroelectric storage elements. Improved equipment for deposition and etching of FTF on silicon substrates with CMOS structures and construction of cathode with a circular target and disk fragments, which ensures uniform thickness and composition of FTF during their deposition method ion-plasma sputtering in magnetron-type reactor with closed drift of electrons. An ultrasonic treatment of FTF at the stage of crystallization, which leads to a reduction of the switch, increasing switching and charge storage volume resistance elements. The methods for applying electrodes to the FTF with a substratum of conducting oxides. The mathematical and computer models of storage elements for use in CAD of IC. Processed technological route and made the layout of the experimental design of integrated circuits "universal" memory density and speed 1 Mbit/sm² a read/writ 30-40 ns, which allows to serve as the operational and long-term volatile storage of electronic systems. Results patent is competitive in terms of technology and implementation of structural devices.

Results of the work in the educational process of teaching "Computer Design Basics" and "Computer Architecture", introduced new sections, "Ferroelectric storage device" and "Types and nomenclature of integrated memory chips."

The technology and structure of memory cells tested in the business enterprise Microdevices Research Institute, Institute for Nuclear Research and the Institute of Semiconductor Physics NASU towards a design by world standards for semiconductor memory, aimed at solving the current problem of creating a single e-memory computer systems, and the creation of designs memory chips for the domestic industry.

4. Наявність охоронних документів на об'єкти права інтелектуальної власності.

1) Мартинюк Я.В., Вербя О.А., Скороход І.О. Довгостроковий запам'ятовуючий пристрій/ Патент України № 22876/ Опубл. 25.04.2007. Бюл. №5.

2) Вербя О.А., Мартинюк Я.В., Самофалов К.Г. Сегнетоелектричний енергонезалежний запам'ятовуючий пристрій/ Патент України на корисну модель №35574/ Опубл. 25.09.2008, Бюл. №18.

3) Вербя О.А., Мартинюк Я.В., Самофалов К.Г. Сегнетоелектричний запам'ятовуючий пристрій/ Патент України на корисну модель №37367/ Опубл. 25.11.2008, Бюл. №22.

4) Мартинюк Я.В., Вербя О.А., Божко А.П. та ін. Ультразвуковий п'єзоелектричний перетворювач/ Патент України на корисну модель № 39152/ Опубл. 10.02.2009. Бюл. №3.

5) Вербя О. А., Корабльов Г. Ф., Мартинюк О. Я., Грищенко О. М. Хоменко А. М., Бесарабець Ю. Й. Спосіб закріплення пластин на планшайбу шліфувально-доводячого верстату/ Заявка на патент № U 2010 11603 від 29.09.2010.

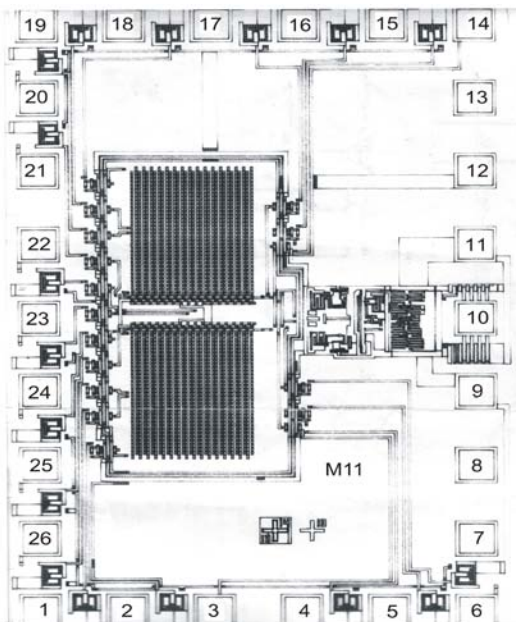
6) Грищенко О. М., Мартинюк Я. В. Система шліфування та полірування пластин/ Заявка на патент № U 2010 11604 від 29.09.2010.

7) Грищенко О. М., Мартинюк Я. В. Спосіб та установка обробки пластин/ Заявка на патент № А 2010 11609 від 29.09.2010.

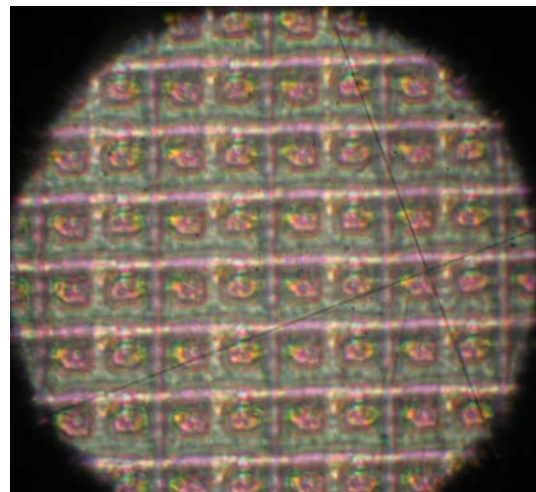
5. **Порівняння зі світовими аналогами.** Сегнетоелектрична пам'ять FRAM з високою ймовірністю може потіснити в найближчі роки основні типи пам'яті, що використовуються зараз, - SRAM, DRAM, Flash. Відповідно, багато напрямків, в яких сьогодні застосовуються ці типи пам'яті, зможуть використовувати FRAM як пам'ять універсального призначення. Розширення функціональних можливостей сегнетоелектричної енергонезалежної пам'яті FRAM, та створення напрямку побудови універсальної електронної пам'яті на нанорозмірній сегнетоелектричній плівці з неруйнівним зчитуванням, швидкість запису і зчитування якої відповідає вимогам як оперативної (RAM) так і постійної (ROM) пам'яті, що є основною перевагою роботи.
6. **Економічна привабливість для просування на ринок.** Передбачуваний річний обсяг виробництва та загальна річна потреба для України складає близько 100 тисяч чипів пам'яті. Терміни окупності витрат на розробку та впровадження у виробництво (3 млн.грн.) з рівнем відрахувань до Державного бюджету 8,3% від об'єму реалізації продукції при середній ціні 80 грн. складе близько 4,5 років. $T = 3\,000\,000 / (100\,000 * 80 * 0,083) = 4,5$ років
7. **Потенційні користувачі.** Підприємства електронної промисловості, Мінпромполітики України, завод «Квазар», ДП НДІ Мікроприладів та Інститут Фізики напівпровідників НАНУ. Низьке енергоспоживання вже зараз орієнтує розробників на застосування FRAM, в першу чергу, у мобільних, портативних пристроях з автономним живленням. Розширення функціональних можливостей та збільшення щільності масиву розширить область використання FRAM для широкого застосування в обчислювальних засобах в якості як енергонезалежної оперативної, так і електронної електрично-програмуємої постійної та зовнішньої пам'яті комп'ютерних систем, в стільникових телефонах, кишенькових персональних комп'ютерах, а також в якості чипів апаратно-програмних засобів захисту інформації, карток електронних платежів, електронних ключів, вимірювальної техніки, на автотранспорті, в побутових електронних приладах, у телекомунікаціях, зв'язку та промисловій автоматизації.
8. **Стан готовності розробки.** Лабораторні зразки технологічного обладнання та оснастки, що включають: пристрій плоскої механічної обробки пластин діаметром 100 мм з точністю 1 мкм, обладнання для осадження і травлення ТСП на кремнієвих підкладках з КМОН структурами, конструкцію катодного вузла з кільцевим та дисковим фрагментами мішені, обладнання та направлені випаровувачі для нанесення електродів на ТСП з підшарком електропровідних окислів, пристрій УЗ обробки напівпровідникових пластин з ТСП, лабораторна дослідна технологія виготовлення ЗЕ на ТСП, макетний зразок чипа пам'яті.
9. **Існуючі результати впровадження.** Розроблені технологія і структури елементів пам'яті апробовані на підприємствах ДП НДІ Мікроприладів, Інститут Ядерних досліджень та Інститут Фізики напівпровідників НАНУ в напрямку досягнення проектно-конструкторських норм на рівні світових для напівпровідникової пам'яті, направлені на вирішення актуальної проблеми створення єдиної електронної пам'яті обчислювальних систем, а також створення зразків мікросхем пам'яті для вітчизняної промисловості, що принесе економічний ефект близько 400 тис грн./рік.
10. **Назва підрозділу, телефон, e-mail.** Кафедра обчислювальної техніки, ФІОТ, 454-9335, mart45@ukr.net
11. **Перелік публікацій за матеріалами досліджень** за період виконання .
 1. Клето Г.И., Мартинюк Я.В., Савчук А.И. и др. Наноразмерные сегнетоэлектрические пленки для интегральных запоминающих элементов/ Наносистемы, наноматериали, нанотехнології/ Збірник наукових праць/ Том 7, вип. 1. – Київ: РВВ ІМФ, 2009, с. 65-71.
 2. Мартинюк Я.В., Верба О.А., Божко А.П. та ін. Ультразвуковий п'єзоелектричний перетворювач/ Патент України на корисну модель № 39152/ Опубл. 10.02.2009. Бюл. №3.
 3. Верба О.А., Корабльов Г.Ф., Кругленко М.П., Мартинюк Я.В. Фізико-хімічні аспекти формування топології мікроелектронних структур на п'єзокерамічних та сегнетоелектричних плівках/ Наук. техн.. конф. «Фізико-хімічні основи формування і модифікації мікро- та наноструктур»/ Збірник наукових праць. – Харків: НФТЦ МОН та НАН України. 2009 р., с. 27-32.

4. Макаров В.В., Жабина В.В. Совмещение ввода и обработки операндов при вычислении некоторых функций/ Науковий вісник Чернівецького університету: Збірник наук. праць. Вип. 446: Тематичний випуск “Комп’ютерні системи та компоненти”. – Чернівці: ЧНУ, 2009., с. 6-10.
5. Жабін В.І., Макаров В.В. Обчислення поліномів в системах реального часу. // Сучасні комп’ютерні системи та мережі: розробка та використання. Матеріали 4-ої Міжнародної науково-технічної конференції ACSN-2009. – 9-11 листопада, 2009, Львів, Україна. – с. 259-260.
6. Божко А.П., Мартинюк Я.В. та ін. Аналіз багатошарових структур п’єзоелектрик-напівпровідник/ Матеріали IV Міжнародної науково-технічної конференції «Сучасні проблеми радіоелектроніки, телекомунікацій та приладобудування». – Вінниця, Україна, 8-10 жовтня 2009 р., с. 74-75.
7. Божко А.П., Мартинюк О.Я., Мартинюк Я.В. Ефективність теплової і ультразвукової обробок іонно-імплантованих напівпровідників/ Матеріали IV Міжнародної науково-технічної конференції «Сучасні проблеми радіоелектроніки, телекомунікацій та приладобудування». – Вінниця, Україна, 8-10 жовтня 2009 р., с. 74-75.
8. Самофалов К.Г., Мартинюк Я.В., Верба О.А. Перспективні технології універсальної пам’яті для комп’ютерних систем/ Розподілені комп’ютерні системи. Т1. Збірник праць ювілейної міжнародної науково-практичної конф. РКС-2010. – Київ, НТУУ «КПІ», 6-8 квітня 2010 р., с. 136-138.
9. Верба О.А., Корабльов Г.Ф., Мартинюк О. Я., Грищенко О.М. Хоменко А.М., Бесарабець Ю.Й. Спосіб закріплення пластин на планшайбу шліфувально-доводячого верстату/ Заявка на патент № U 2010 11603 від 29.09.2010.
10. Грищенко О.М., Мартинюк Я.В. Система шліфування та полірування пластин/ Заявка на патент № U 2010 11604 від 29.09.2010.
11. Грищенко О.М., Мартинюк Я.В. Спосіб та установка обробки пластин/ Заявка на патент № A 2010 11609 від 29.09.2010.

12. **Фото / схема**, слайди презентації розробки в електронному вигляді (рекламного характеру).



а)



б)

Рисунок 1 – Загальний вид (а) та фрагмент топології (б) макетного зразка чипа пам’яті